

#4

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2000年 4月20日

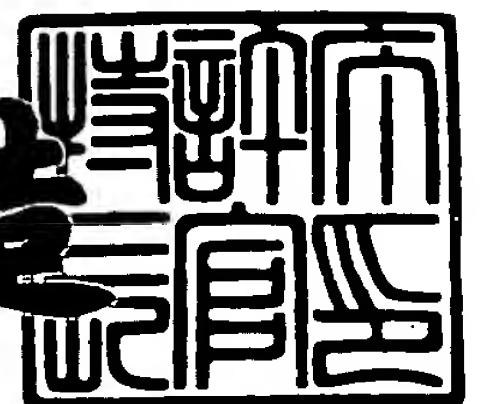
出願番号
Application Number: 特願2000-119569

出願人
Applicant(s): セイコーエプソン株式会社

2001年 4月13日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2001-3030765

【書類名】 特許願

【整理番号】 SE990316

【提出日】 平成12年 4月20日

【あて先】 特許庁長官 殿

【国際特許分類】 H04N 5/30

【発明の名称】 カラー撮像素子およびそれを用いた画像読取装置

【請求項の数】 5

【発明者】

 【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

 【氏名】 金坂 芳則

【特許出願人】

 【識別番号】 000002369

 【氏名又は名称】 セイコーエプソン株式会社

【代理人】

 【識別番号】 100093779

 【弁理士】

 【氏名又は名称】 服部 雅紀

【手数料の表示】

 【予納台帳番号】 007744

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9901019

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 カラー撮像素子およびそれを用いた画像読取装置

【特許請求の範囲】

【請求項 1】 複数個の撮像素子を直線状に配列した撮像素子列を基板上に複数列互いに平行に配置してなる撮像素子群を複数色のそれぞれに対応して備え

、
各撮像素子列は撮像素子群内の他の撮像素子列に対して撮像素子の配列方向に個々の撮像素子の位置が一致するように配置されていることを特徴とするカラー撮像素子。

【請求項 2】 前記撮像素子群は、赤、緑および青のそれぞれに対応して設けられていることを特徴とする請求項 1 記載のカラー撮像素子。

【請求項 3】 請求項 1 または 2 記載のカラー撮像素子と、
原稿を照射する光源と、
前記光源から照射され、原稿面で反射あるいは原稿面を透過した光を反射する複数のミラーと、
前記ミラーで反射した光を前記カラー撮像素子に集光する集光レンズと、
を備えることを特徴とする画像読取装置。

【請求項 4】 前記カラー撮像素子の画素出力データを A/D 変換する A/D 変換部と、

前記 A/D 変換部により A/D 変換された画素データを格納する画素データ格納手段と、

前記画素データ格納手段に格納された各撮像素子列の撮像素子の配列方向に一致する位置の複数の画素データに平均化処理を施し、一画素データとして出力する平均化手段と、

を備えることを特徴とする請求項 3 記載の画像読取装置。

【請求項 5】 前記カラー撮像素子の画素出力データを A/D 変換する A/D 変換部と、

前記 A/D 変換部により A/D 変換された画素データを格納する画素データ格納手段と、

前記画素データ格納手段に格納された各撮像素子列の撮像素子の配列方向に一致する位置の複数の画素データに加算処理を施し、一画素データとして出力する加算手段と、

を備えることを特徴とする請求項 3 記載の画像読取装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、カラー撮像素子およびそれを用いた画像読取装置に関する。

【 0 0 0 2 】

【従来の技術】

従来より、多数の撮像素子を直線的に並べてなり、色の 3 原色のそれぞれを読み取る 3 本の CCD などのラインセンサを備えるカラー撮像素子を搭載したキャリッジを、原稿面に対して平行に移動させ、原稿の画像を読み取る画像読取装置が知られている。

【 0 0 0 3 】

例えば、フラットベッド型の画像読取装置の場合、箱型の筐体の上面に原稿を置くためのガラス等の透明板からなる原稿台が設けられており、筐体の内部には、駆動装置により原稿台に平行に移動するキャリッジが設けられている。このキャリッジには、光源と上記のカラー撮像素子とが搭載されている。光源の照射光は、原稿台上の原稿表面で反射され、集光レンズによりカラー撮像素子に集光されるようになっている。

【 0 0 0 4 】

上記のような画像読取装置において、CCD における撮像素子の配列方向である主走査方向の読取り解像度を向上させるためには、CCD を構成する撮像素子の数を増やす必要がある。しかし、個々の素子の大きさが同じで数を増加させた場合は CCD が大型化し、CCD の価格が上昇するとともに、画像読取装置の光学系設計の負荷が増大して製造コストが増大するという問題がある。

【 0 0 0 5 】

また、それぞれの素子を小型化して CCD を大型化せずに撮像素子の数を増や

した場合には、CCDの感度は受光面積に比例するため、単位画素当りの受光量が減少してCCDの感度が劣化し読取速度やS/N比が劣化するという問題がある。さらに、撮像素子を小型化した場合、製造上の限界が発生するという問題がある。

【 0 0 0 6 】

そこで、特開昭58-19081号公報に開示されるように、第1列の光検知器と、第1列の光検知器に対して個々の光検知器の約半分の幅だけずれて配置された第2列の光検知器とを備えるCCDイメージセンサが知られている。このCCDイメージセンサでは、第1列の光検知器と第2列の光検知器とは副走査方向に隣接して配置されている。

【 0 0 0 7 】

このような複数列の光検知器を備えるCCDイメージセンサの構成によれば、原稿上の同一ラインを第1列の光検知器と第2列の光検知器とで読取ることにより、単一系列の光検知器を備えるCCDイメージセンサの構成に比べ、主走査方向の読取り解像度を大きくすることができる。

【 0 0 0 8 】

【発明が解決しようとする課題】

ところで、CCDにおける撮像素子は、入射する光量と電荷の蓄積時間とに応じてその出力が変化する。光量と蓄積時間との積が増加するにしたがって、出力はある所定のレベルまで比例して増加する。しかし、出力が前記所定のレベルに到達すると出力は飽和し、入射する光量を大きくしたり、電荷の蓄積時間を長くしてもそれ以上出力は増加しないという特性を撮像素子は有している。また、撮像素子の出力には暗電流によるオフセットレベルが含まれているため、撮像素子のダイナミックレンジはオフセットレベルから前記所定のレベルまでとなる。

【 0 0 0 9 】

このような装置において、原稿を高品質に読取る場合、CCDイメージセンサをペルチェ素子などを使用して冷却することにより、暗電流を低減し、ノイズレベルであるオフセットレベルを低減させることが行われる。これにより、CCDイメージセンサの出力で得られるダイナミックレンジを拡大することができる

ともに、 S/N 比を向上することができるので、高品質な画像を読取ることが可能となっている。

【 0 0 1 0 】

しかしながら、上記のような方法で高品質な画像を読取する場合、ペルチェ素子などの高価な部品を使用する必要があり、装置が複雑となり、製造コストが増大するという問題があった。

【 0 0 1 1 】

本発明は、上記の問題を解決するためなされたものであり、コストを上昇させることなく、簡単な構成で高品質な画像を読取るカラー撮像素子およびそれを用いた画像読取装置を提供することを目的とする。

【 0 0 1 2 】

【課題を解決するための手段】

本発明の請求項 1 記載のカラー撮像素子によると、複数個の撮像素子を直線状に配列した撮像素子列を基板上に複数列互いに平行に配置してなる撮像素子群を複数色のそれぞれに対応して備えている。そして、各撮像素子列は撮像素子群内の他の撮像素子列に対して撮像素子の配列方向に個々の撮像素子の位置が一致するように配置されている。このため、各撮像素子列の撮像素子の配列方向に一致する位置の複数の画素間で例えば平均化处理、加算処理等を施すことにより、解像度を向上し、かつノイズ成分を低減して S/N 比を向上することができる。したがって、コストを上昇させることなく、簡単な構成で画質の向上を図ることができる。

【 0 0 1 3 】

本発明の請求項 2 記載のカラー撮像素子によると、撮像素子群は赤、緑および青のそれぞれに対応して設けられるため、原稿からの光を色の 3 原色に分解して読取ることができる。

【 0 0 1 4 】

本発明の請求項 3 記載の画像読取装置によると、請求項 1 または 2 記載のカラー撮像素子を備えるので、解像度を向上し、かつノイズ成分を低減して S/N 比を向上することができる。

【 0 0 1 5 】

本発明の請求項 4 記載の画像読取装置によると、画素データ格納手段は、A/D 変換部により A/D 変換された画素データを格納し、平均化手段は、画素データ格納手段に格納された各撮像素子列の撮像素子の配列方向に一致する位置の複数の画素データに平均化処理を施し、一画素データとして出力する。このため、解像度を向上し、かつノイズ成分を低減して S/N 比を向上することができる。したがって、コストを上昇させることなく、簡単な構成で画質の向上を図ることができる。

【 0 0 1 6 】

さらに、平均化される領域は、複数列の撮像素子列により読取った画素データの平均化であるため、得られる解像度は 1 列の撮像素子列を有するカラー撮像素子における主走査方向の読取解像度に等しいものとなる。したがって、主走査方向の解像度を低下することなくノイズ成分を低減することができる。

【 0 0 1 7 】

本発明の請求項 5 記載の画像読取装置によると、画素データ格納手段は、A/D 変換部により A/D 変換された画素データを格納し、加算手段は、画素データ格納手段に格納された各撮像素子列の撮像素子の配列方向に一致する位置の複数の画素データに加算処理を施し、一画素データとして出力する。このため、解像度を向上し、かつノイズ成分を低減して S/N 比を向上することができる。したがって、コストを上昇させることなく、簡単な構成で画質の向上を図ることができる。

【 0 0 1 8 】

さらに、加算される領域は、複数列の撮像素子列により読取った画素データの加算であるため、得られる解像度は 1 列の撮像素子列を有するカラー撮像素子における主走査方向の読取解像度に等しいものとなる。したがって、主走査方向の解像度を低下することなくノイズ成分を低減することができる。

【 0 0 1 9 】

【発明の実施の形態】

以下、本発明の実施の形態を示す複数の実施例を図面に基づいて説明する。

(第 1 実施例)

キャリッジ移動型のフラットベッド型画像読取装置に本発明を適用した第 1 実施例を図 1 ～図 4 に示す。

【 0 0 2 0 】

図 2 に示すように、筐体 2 の上面にガラス等の透明板からなる原稿台 1 が設けられている。筐体 2 の内部に図示しない駆動装置により原稿台 1 に対し平行に往復移動可能なキャリッジ 3 が設けられ、このキャリッジ 3 に光源 4 とカラー撮像素子 5 とが搭載されている。光源 4 の照射光は、原稿台 1 上の原稿 8 の表面で反射され、複数のミラー 6 で反射した後、集光レンズ 7 によりカラー撮像素子 5 に集光されるようになっている。カラー撮像素子 5 は、赤 (R : R e d)、緑 (G : G r e e n) および青 (B : B l u e) の光をそれぞれ電気信号に変換して出力する。複数のミラー 6 で反射させることにより、原稿 8 から集光レンズ 7 までの光路長を大きくしている。原稿台 1 のキャリッジ 3 移動方向の端部には、高反射率均一反射面を有する白基準 9 が設けられている。

【 0 0 2 1 】

図 3 は、上記のような構造の画像読取装置における機能構成を示すブロック図である。

図 3 において、制御装置 1 4 は、CPU、RAM および ROM 等からなるマイクロコンピュータにより構成され、インターフェース 1 5 を介して外部の例えばパーソナルコンピュータ等の画像処理装置に接続され、この画像処理装置からの指令信号によりカラー撮像素子 5 の電荷蓄積時間の制御や後述のガンマ補正に用いられるガンマ関数の選択を行う。

【 0 0 2 2 】

A/D 変換部 1 2 は、増幅器 1 1 を介して入力したカラー撮像素子 5 からのデータをデジタル信号に変換してシェーディング補正部 1 3 に渡すものである。このデジタル信号は、例えば読取階調が 1 0 ビットの場合は、0 ～ 1 0 2 3 までの数値を示す信号となる。シェーディング補正部 1 3 は、読取り開始前に白基準 9 を読取ったデータを用いて、光電変換素子列の素子毎に感度のばらつきや光源 4 の光量のばらつきを補正する。そして、シェーディング補正された画素データは

画像処理部 2 0 に送られる。画像処理部 2 0 において平均化処理が施された画像データは、ガンマ補正部 1 6 に送られる。ガンマ補正部 1 6 では、所定のガンマ関数によりガンマ補正が行われ、画像処理部 2 0 から出力された光量信号を画像信号に変換する。その他の補正部 1 7 では、色補正、エッジ強調および領域拡大／縮小等の諸変換を行う。

【 0 0 2 3 】

図 1 に示すように、カラー撮像素子 5 は、R、G、B のそれぞれの光を読取る撮像素子群を備え、各撮像素子群は、光電変換素子などの撮像素子を図 2 に示すキャリッジ 3 の移動方向と垂直に直線的に複数個配列して構成される第 1 の素子列としての第 1 の光電変換素子列 5 1、5 3、5 5 と、第 2 の素子列としての第 2 の光電変換素子列 5 2、5 4、5 6 との 2 列の光電変換素子列等の撮像素子列を含む。本実施例では、各撮像素子は $5.3 \mu\text{m} \times 5.3 \mu\text{m}$ の正方形であるため、各光電変換素子列の 1 列の幅は $5.3 \mu\text{m}$ である。それぞれの撮像素子群において、第 1 の光電変換素子列 5 1、5 3、5 5 と、第 2 の光電変換素子列 5 2、5 4、5 6 とは、主走査方向に個々の撮像素子の位置が一致するように配置されている。

【 0 0 2 4 】

各撮像素子群において、第 1 の光電変換素子列 5 1、5 3、5 5 と第 2 の光電変換素子列 5 2、5 4、5 6 は、撮像素子の高さの 4 倍の $21.2 \mu\text{m}$ 、すなわち光電変換素子列の幅 4 列分のピッチで配置されている。また、R を読取る撮像素子群の第 2 の光電変換素子列 5 2 と G を読取る撮像素子群の第 1 の光電変換素子列 5 3 とは、光電変換素子列の幅 4 列分のピッチで配置されており、G を読取る撮像素子群の第 2 の光電変換素子列 5 4 と B を読取る撮像素子群の第 1 の光電変換素子列 5 5 とは、光電変換素子列の幅 4 列分のピッチで配置されている。したがって、6 列の光電変換素子列 5 1 ～ 5 6 が互いに隣接する光電変換素子列に対して光電変換素子列の幅 4 列分のピッチで等間隔に配置されている。

【 0 0 2 5 】

各光電変換素子列に蓄積された電荷は、所定の間隔で発生される駆動信号に同期して、転送ゲート 5 1 1、5 2 1、5 3 1、5 4 1、5 5 1、5 6 1 を介して

シフトレジスタ 5 1 2、5 2 2、5 3 2、5 4 2、5 5 2、5 6 2 に転送される。各光電変換素子列では次の読取りラインからの光による電荷の蓄積が始まり、各シフトレジスタに転送された電荷は 1 素子毎に順に出力部 5 7 1、5 7 2、5 7 3 から出力される。

【 0 0 2 6 】

第 1 実施例では、各光電変換素子列は、主走査方向に 9 0 0 d p i (dot per inch) の解像度で原稿 8 を読取ることができるように組付けられている。このため、カラー撮像素子 5 は、R、G、B のそれぞれについて、第 1 の光電変換素子列 5 1、5 3、5 5 により読取った画素データと、光電変換素子列の幅 4 列分だけキャリッジ 3 が移動した位置で第 2 の光電変換素子列 5 2、5 4、5 6 により読取った画素データとを合成して 1 ラインを 9 0 0 d p i の解像度で読取ることができる。

【 0 0 2 7 】

図 4 に示すように、画像処理部 2 0 は、平均化手段としての平均化回路 2 1 と、画素データ格納手段としての画素データを格納するメモリ 2 2 とから構成される。

メモリ 2 2 は、アナログからデジタルに変換された画素データを格納するメモリである。平均化回路 2 1 は、メモリ 2 2 に格納された各光電変換素子列の撮像素子の配列方向に一致する位置の複数の画素データに平均化処理を施すための回路である。したがって、第 1 の光電変換素子列 5 1、5 3、5 5 により読取った画素データと、第 2 の光電変換素子列 5 2、5 4、5 6 により読取った画素データとによって 1 ライン毎の主走査方向に一致する位置の 2 画素で、1 列の光電変換素子列を有するカラー撮像素子による読取解像度において 1 画素が読取る領域を読取っていることとなる。

【 0 0 2 8 】

次に、上記のように構成された画像読取装置の動作を説明する。

使用者は、この画像読取装置のインターフェイス 1 5 に図示しないパーソナルコンピュータを接続し、原稿台 1 に原稿 8 を置いて、パーソナルコンピュータから原稿 8 の読取り範囲や読取り解像度を指定して読取りの実行を指令する。

【 0 0 2 9 】

読取りの実行が指令されると、制御装置 1 4 は光源 4 を点灯させ、キャリッジ 3 を各光電変換素子列の撮像素子の配列方向に対して垂直に一定の速度で移動させる。所定の時間毎に発生される駆動信号により 1 ラインの画像がカラー撮像素子 5 の各光電変換素子列に読取られ、信号処理部 1 0 に出力される。副走査方向の読取り解像度は、各光電変換素子列が 1 ラインを読取るのに要する時間とキャリッジ 3 の移動速度とにより決定される。例えば、キャリッジ 3 が原稿 8 の 1 ライン読取り毎に光電変換素子列の幅 1 列分だけ移動することにより、副走査方向に 9 0 0 d p i の解像度で原稿を読取ることができる。

【 0 0 3 0 】

ここで、第 1 の光電変換素子列 5 1、5 3、5 5 および第 2 の光電変換素子列 5 2、5 4、5 6 から得られたアナログの画素データは A / D 変換部 1 2 によりデジタルの画素データに変換される。そして、シェーディング補正部 1 3 によりシェーディング補正された画素データはメモリ 2 2 に格納され、平均化回路 2 1 において、第 1 の光電変換素子列 5 1、5 3、5 5 により読取った画素データと、この画像データと同じラインであって、第 2 の光電変換素子列 5 2、5 4、5 6 により読取った画素データとによって主走査方向に一致する位置の 2 画素間で平均化処理が施される。その後、平均化処理が施された画像データは、ガンマ補正部 1 6 に送られる。

【 0 0 3 1 】

このように、画像処理部 2 0 においては、第 1 の光電変換素子列 5 1、5 3、5 5 が読取った 1, 2, 3, . . . , n 画素目と、第 2 の光電変換素子列 5 2、5 4、5 6 が読取った 1, 2, 3, . . . , n 画素目との平均化処理というように、1 ライン毎の主走査方向に一致する位置の 2 画素間の平均化処理が順次に行われていく。これにより、各画素のノイズ成分を除去することができ、画質の向上を図ることができる。

【 0 0 3 2 】

このとき、平均化処理が施された画像データは、平均化処理が施されない画像データに比べて $1 / \sqrt{2}$ にノイズレベルが低減される。このノイズレベルの低減

は、ガンマ補正部 1 6 において用いられるガンマ関数の勾配が大である暗部の画像データにおいて特に効果的である。

【 0 0 3 3 】

次に、図 1 に示す第 1 実施例のカラー撮像素子 5 を 1 列の光電変換素子列を有する構成とした比較例 1 について、図 6 を用いて説明する。

図 6 に示すように、カラー撮像素子 6 0 は、R、G、B のそれぞれの光を読取る撮像素子群を備え、各撮像素子群は、光電変換素子などの撮像素子をキャリッジの移動方向と垂直に直線的に複数個配列して構成される光電変換素子列 6 1、6 2、6 3 の撮像素子列を含む。

【 0 0 3 4 】

各撮像素子群において、光電変換素子列 6 1、6 2、6 3 に蓄積された電荷は、所定の間隔で発生される駆動信号に同期して、転送ゲート 6 1 1、6 2 1、6 3 1 を介してシフトレジスタ 6 1 2、6 2 2、6 3 2 に転送される。各光電変換素子列では次の読取りラインからの光による電荷の蓄積が始まり、各シフトレジスタに転送された電荷は 1 素子毎に順に出力部 6 7 1、6 7 2、6 7 3 から出力される。

【 0 0 3 5 】

比較例 1 においては、各撮像素子は $8 \mu\text{m} \times 8 \mu\text{m}$ の正方形であるので、各光電変換素子列の 1 列の幅は $8 \mu\text{m}$ である。このため、1 画素当りの受光面積は $64 \mu\text{m}^2$ である。なお、カラー撮像素子 6 0 の体格は、図 1 に示す本実施例のカラー撮像素子 5 の体格と同等である。

【 0 0 3 6 】

一方、第 1 実施例においては、1 画素当りの受光面積は $5.3 \mu\text{m} \times 5.3 \mu\text{m} = 28 \mu\text{m}^2$ である。したがって、第 1 実施例における主走査方向の解像度は、比較例 1 における主走査方向の解像度の $8 \mu\text{m} / 5.3 \mu\text{m} = 1.5$ 倍であり、第 1 実施例における副走査方向の解像度は、比較例 1 における副走査方向の解像度の $8 \mu\text{m} / 5.3 \mu\text{m} = 1.5$ 倍であり、第 1 実施例における感度は、比較例 1 における感度の $28 \mu\text{m}^2 / 64 \mu\text{m}^2 = 43.8\%$ である。このように、第 1 実施例においては、カラー撮像素子 5 の体格を大きくすることなく、主走査方

向および副走査方向の解像度を向上することができる。

【 0 0 3 7 】

以上説明した第 1 実施例においては、デジタルに変換された画素データをメモリ 2 2 に格納し、第 1 の光電変換素子列 5 1、5 3、5 5 により読取った画素データと、第 2 の光電変換素子列 5 2、5 4、5 6 により読取った画素データとによって 1 ライン毎の主走査方向に一致する位置の 2 画素間で平均化処理が施される。このため、解像度を向上し、かつ各画素のノイズ成分を低減して S/N 比を向上することができる。したがって、コストを上昇させることなく、簡単な構成で画質の向上を図ることができる。

【 0 0 3 8 】

さらに第 1 実施例においては、平均化される領域は、第 1 の光電変換素子列 5 1、5 3、5 5 により読取った画素データと、第 2 の光電変換素子列 5 2、5 4、5 6 により読取った画素データとの平均化であるため、得られる解像度は 1 列の撮像素子列を有するカラー撮像素子における主走査方向の読取解像度に等しいものとなる。したがって、主走査方向の解像度を低下することなくノイズ成分を低減することができる。

【 0 0 3 9 】

(第 2 実施例)

第 2 実施例を図 5 に示す。第 2 実施例においては、図 4 に示す第 1 実施例の平均化回路 2 1 を加算回路に変更したものであり、その他の構成は第 1 実施例と同様である。

【 0 0 4 0 】

図 5 に示すように、画像処理部 3 0 は、加算手段としての加算回路 3 1 と、画素データ格納手段としての画素データを格納するメモリ 3 2 とから構成される。

メモリ 3 2 は、アナログからデジタルに変換された画素データを格納するメモリである。加算回路 3 1 は、メモリ 3 2 に格納された各光電変換素子列の撮像素子の配列方向に一致する位置の複数の画素データに加算処理を施すための回路である。したがって、第 1 の光電変換素子列により読取った画素データと、第 2 の光電変換素子列により読取った画素データとによって 1 ライン毎の主走査方向に

一致する位置の 2 画素で、1 列の光電変換素子列を有するカラー撮像素子による読取解像度において 1 画素が読取る領域を読取っていることとなる。

【 0 0 4 1 】

第 2 実施例においては、第 1 の光電変換素子列および第 2 の光電変換素子列から得られたアナログの画素データは A/D 変換部によりデジタルの画素データに変換される。そして、シェーディング補正部によりシェーディング補正された画素データはメモリ 3 2 に格納され、加算回路 3 1 において、第 1 の光電変換素子列により読取った画素データと、この画像データと同じラインであって、第 2 の光電変換素子列により読取った画素データとによって主走査方向に一致する位置の 2 画素間で加算処理が施される。その後、加算処理が施された画像データは、ガンマ補正部に送られる。

【 0 0 4 2 】

このように、画像処理部 3 0 においては、第 1 の光電変換素子列が読取った 1, 2, 3, …, n 画素目と、第 2 の光電変換素子列が読取った 1, 2, 3, …, n 画素目との加算処理というように、1 ライン毎の主走査方向に一致する位置の 2 画素間の加算処理が順次に行われていく。このとき、加算処理が施された画像データは、加算処理が施されない画像データに比べて 2 倍に感度が向上する。

【 0 0 4 3 】

第 2 実施例においては、図 1 に示す第 1 実施例に対し、1 画素当りの受光面積は $5.3 \mu\text{m} \times 5.3 \mu\text{m} \times 2 = 56 \mu\text{m}^2$ に相当する。第 2 実施例における主走査方向の解像度は、図 6 に示す比較例 1 における主走査方向の解像度の $8 \mu\text{m} / 5.3 \mu\text{m} = 1.5$ 倍であり、第 2 実施例における副走査方向の解像度は、比較例 1 における副走査方向の解像度の $8 \mu\text{m} / 5.3 \mu\text{m} = 1.5$ 倍であり、第 2 実施例における感度は、比較例 1 における感度の $56 \mu\text{m}^2 / 64 \mu\text{m}^2 = 87.8\%$ である。このように、第 2 実施例においては、カラー撮像素子の体格を大きくすることなく、感度の劣化を抑え、主走査方向および副走査方向の解像度を向上することができる。

【 0 0 4 4 】

以上説明した第2実施例においては、デジタルに変換された画素データをメモリ32に格納し、第1の光電変換素子列により読取った画素データと、第2の光電変換素子列により読取った画素データとによって1ライン毎の主走査方向に一致する位置の2画素間で加算処理が施される。このため、解像度を向上し、かつ各画素の感度の劣化を抑えることができる。したがって、コストを上昇させることなく、簡単な構成で画質の向上を図ることができる。

【0045】

さらに第2実施例においては、平均化される領域は、第1の光電変換素子列により読取った画素データと、第2の光電変換素子列により読取った画素データとの加算であるため、得られる解像度は1列の撮像素子列を有するカラー撮像素子における主走査方向の読取解像度に等しいものとなる。したがって、主走査方向の解像度を低下することなくノイズ成分を低減することができる。

【0046】

以上説明した本発明の複数の実施例では、R、G、Bの各色の撮像素子群を2列の光電変換素子列により構成し、第1の光電変換素子列により読取った画素データと、第2の光電変換素子列により読取った画素データとによって1ライン毎の主走査方向に一致する位置の2画素間で平均化処理あるいは加算処理が施される撮像読取装置に本発明を適用したが、本発明では、各色の撮像素子群を3列、4列またはそれ以上の光電変換素子列により構成した場合でも、各光電変換素子列により読取った画素データによって1ライン毎の主走査方向に一致する位置の複数の画素間で平均化処理あるいは加算処理を施すことにより、主走査方向のノイズ成分を低減することができる。

【0047】

また上記複数の実施例では、シェーディング補正部の後段に画像処理部を配設したが、本発明では、シェーディング補正部の前段に画像処理部を配設してもよい。

【0048】

また複数の実施例では、R、G、Bの各色の撮像素子群に対応して1つずつの出力部を設けたが、本発明では、各光電変換素子列毎に1つずつの出力部を設け

てもよい。

また複数の実施例では、各光電変換素子列を列の幅4列分のピッチで配置したが、任意のピッチで配置することは可能である。

【 0 0 4 9 】

また複数の実施例では、キャリッジ移動型のフラットベッド型画像読取装置に本発明を適用したが、カラー撮像素子と集光レンズを固定し光源および反射ミラー群を移動させるミラー移動型のフラットベッド型画像読取装置に本発明を適用することは可能であるし、原稿を移動させて読取るシートフィード型など他の画像読取装置に本発明を適用することも可能である。

【図面の簡単な説明】

【図 1】

本発明の第 1 実施例による画像読取装置のカラー撮像素子を示す模式図である。

【図 2】

本発明の第 1 実施例による画像読取装置を示す模式図である。

【図 3】

本発明の第 1 実施例による画像読取装置の機能構成を示すブロック図である。

【図 4】

本発明の第 1 実施例による画像読取装置の画像処理部を示す構成図である。

【図 5】

本発明の第 2 実施例による画像読取装置の画像処理部を示す構成図である。

【図 6】

比較例による画像読取装置のカラー撮像素子を示す模式図である。

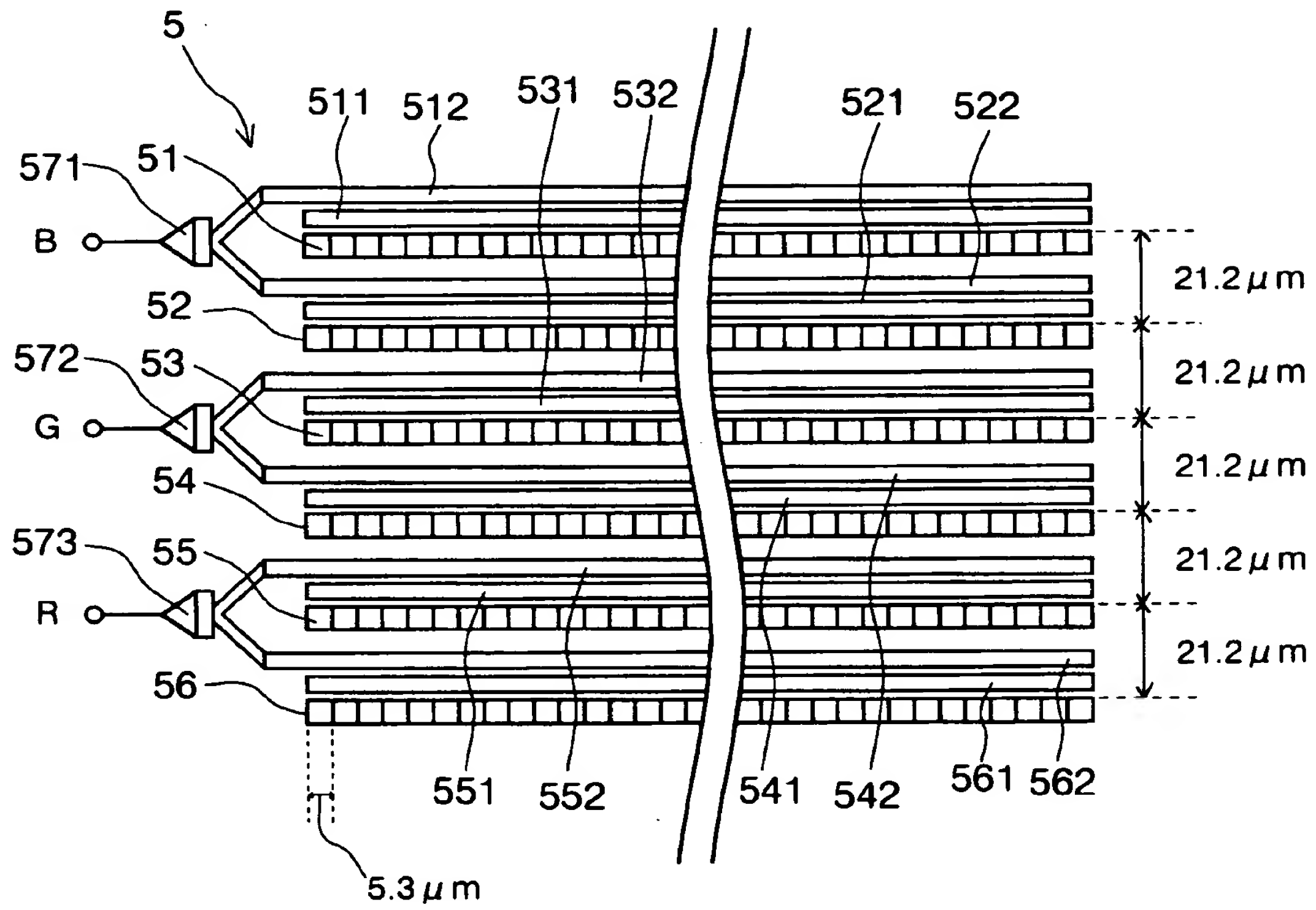
【符号の説明】

- 1 原稿台
- 2 筐体
- 3 キャリッジ
- 4 光源
- 5 カラー撮像素子

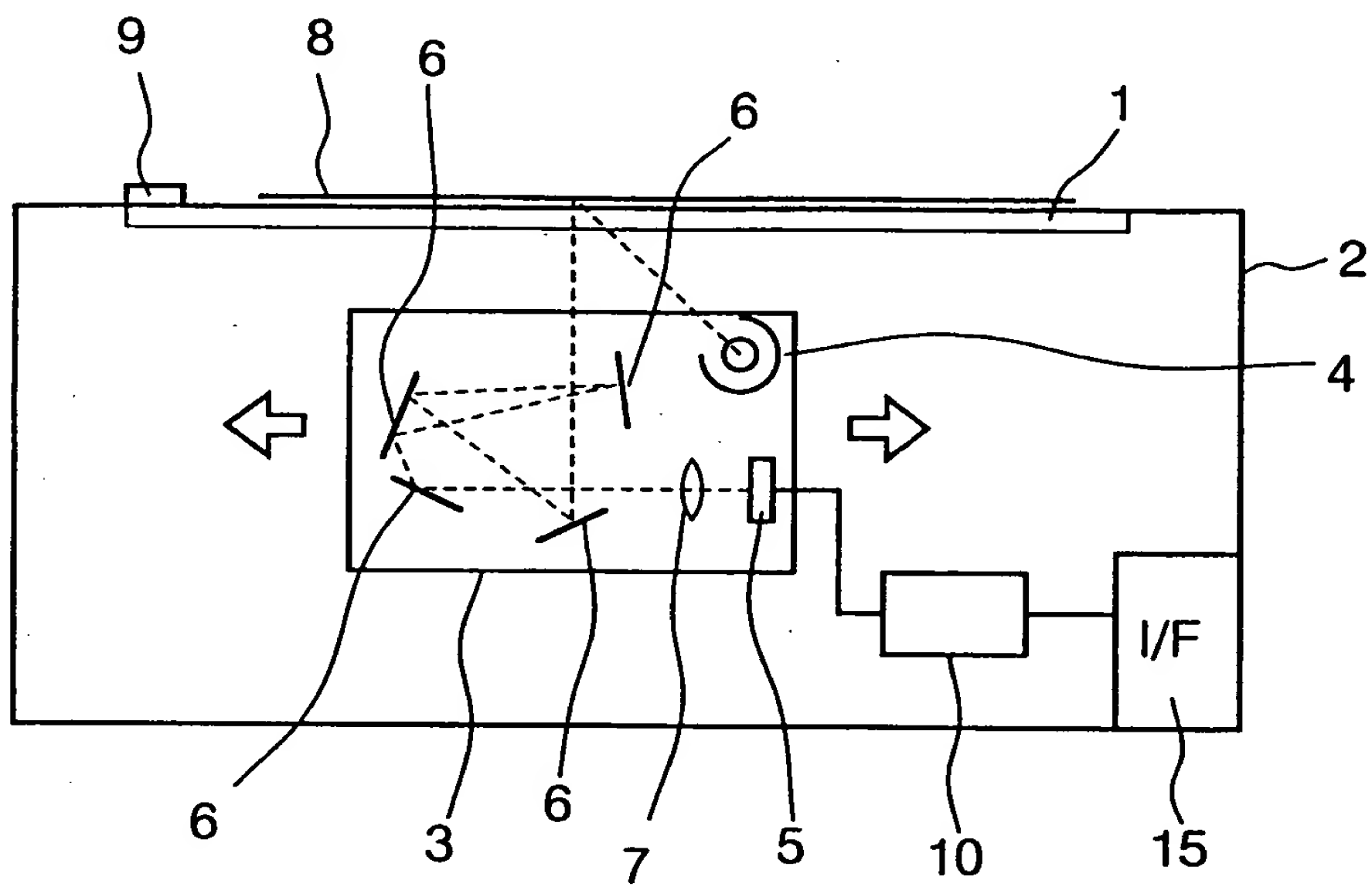
- 6 ミラー
- 7 集光レンズ
- 8 原稿
- 1 2 A / D 変換部
- 1 3 シェーディング補正回路
- 1 4 制御装置
- 1 5 インターフェース
- 1 6 ガンマ補正部
- 2 0 画像処理部
- 2 1 平均化回路（平均化手段）
- 2 2 メモリ（画素データ格納手段）
- 3 0 画像処理部
- 3 1 加算回路（加算手段）
- 3 2 メモリ（画素データ格納手段）
- 5 1、5 3、5 5 第 1 の光電変換素子列（撮像素子列、第 1 の素子列）
- 5 2、5 4、5 6 第 2 の光電変換素子列（撮像素子列、第 2 の素子列）
- 5 1 1、5 2 1、5 3 1、5 4 1、5 5 1、5 6 1 転送ゲート
- 5 1 2、5 2 2、5 3 2、5 4 2、5 5 2、5 6 2 シフトレジスタ
- 5 7 1、5 7 2、5 7 3 出力部

【書類名】 図面

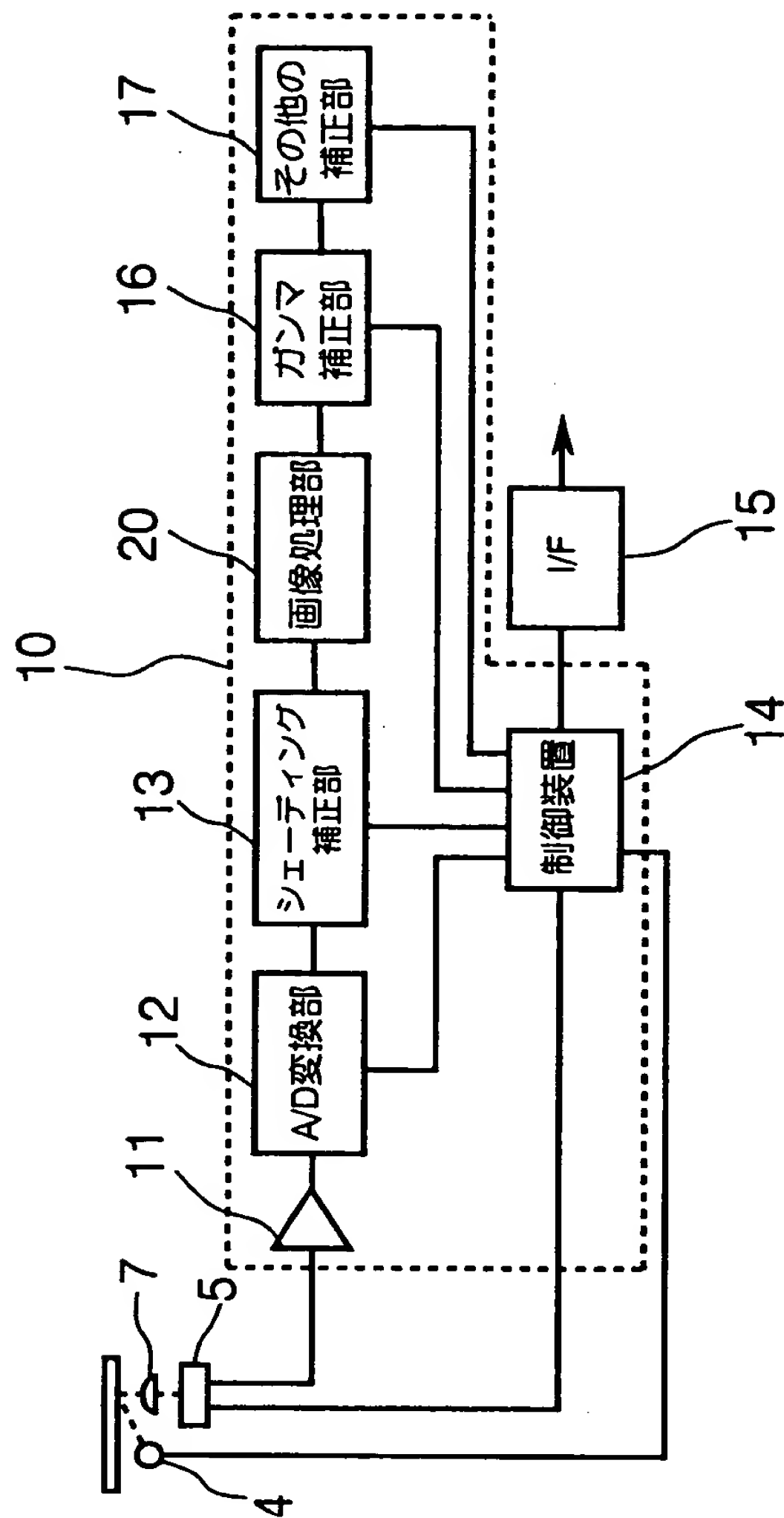
【図 1】



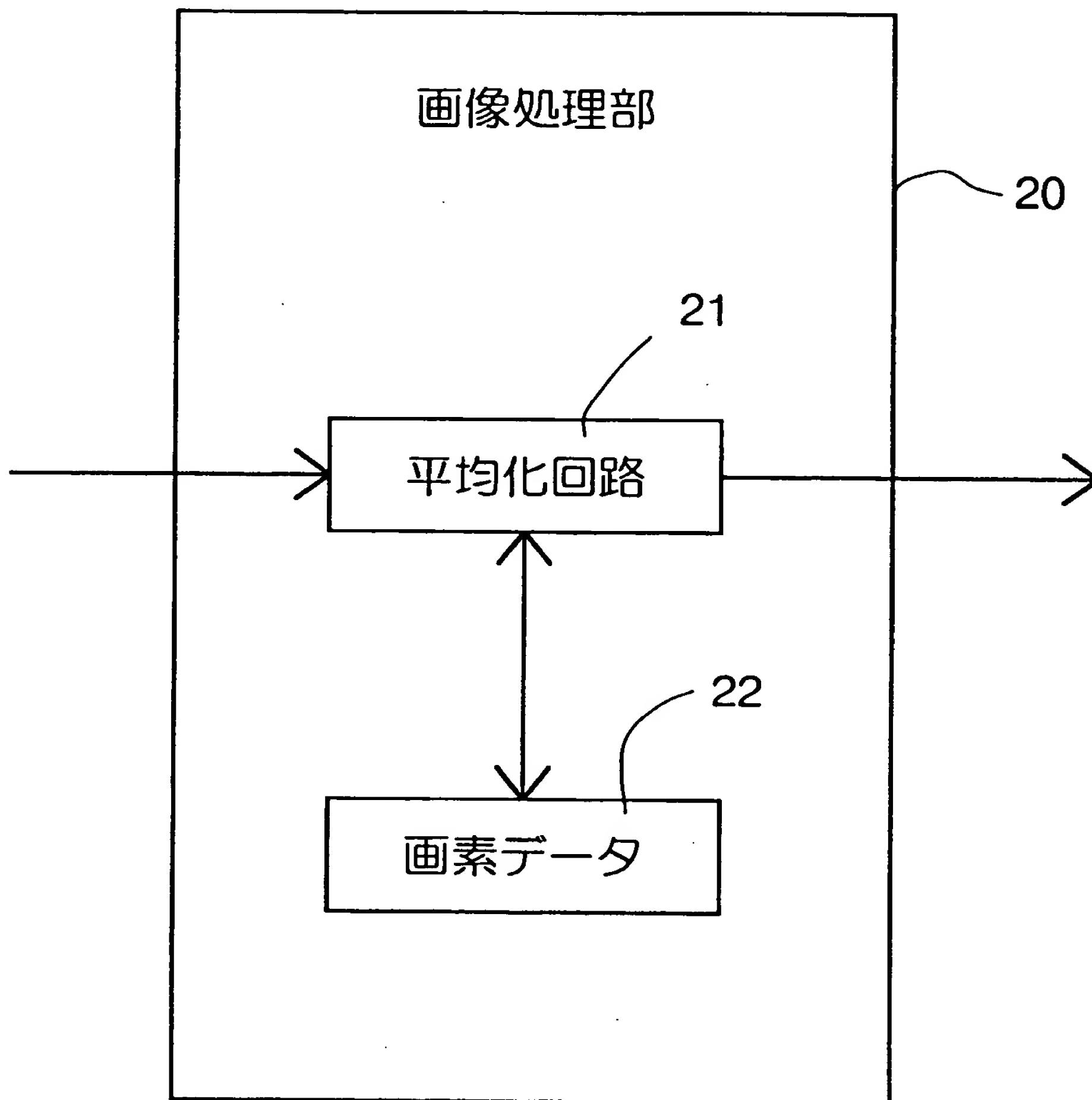
【図 2】



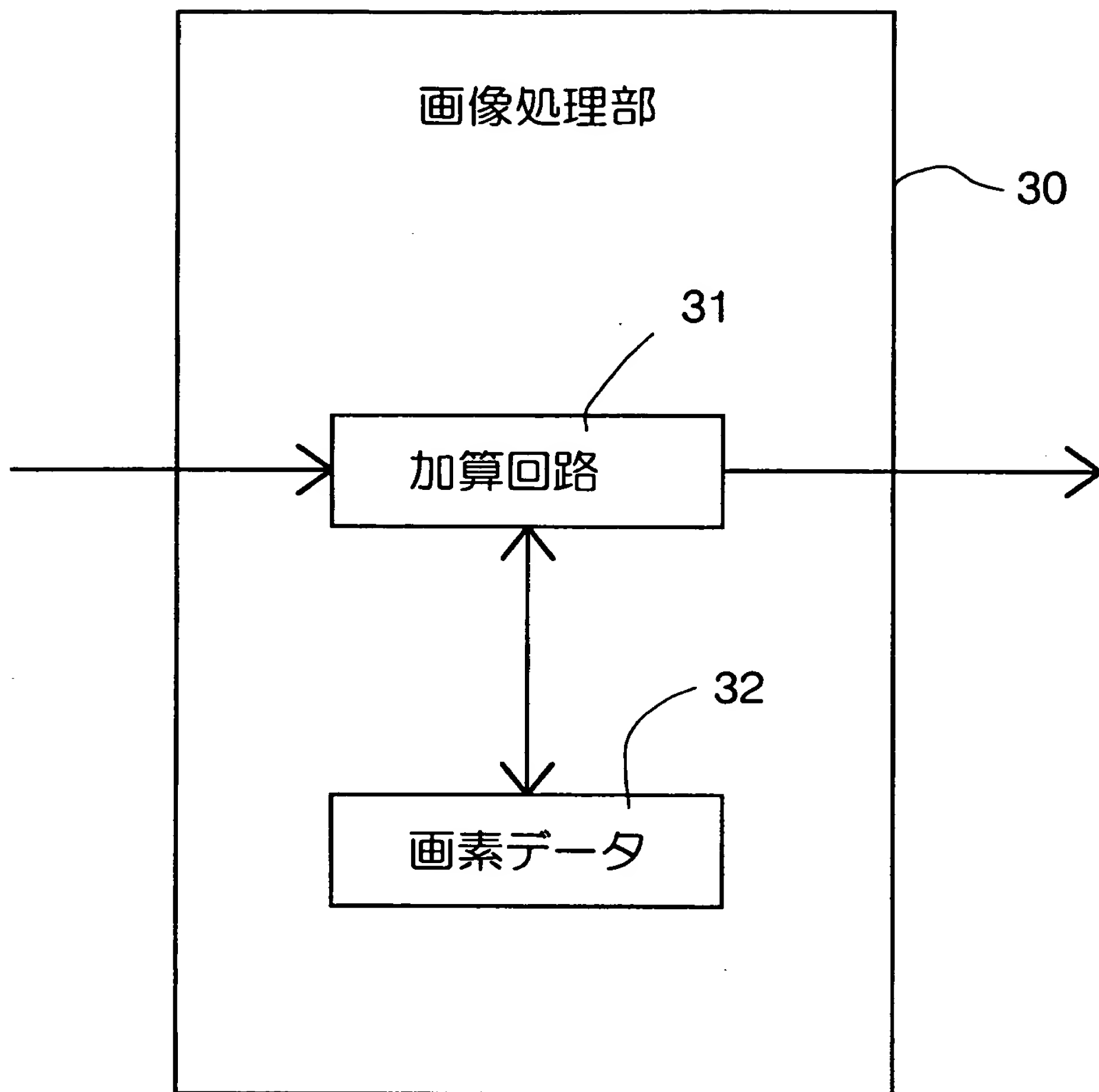
【図 3】



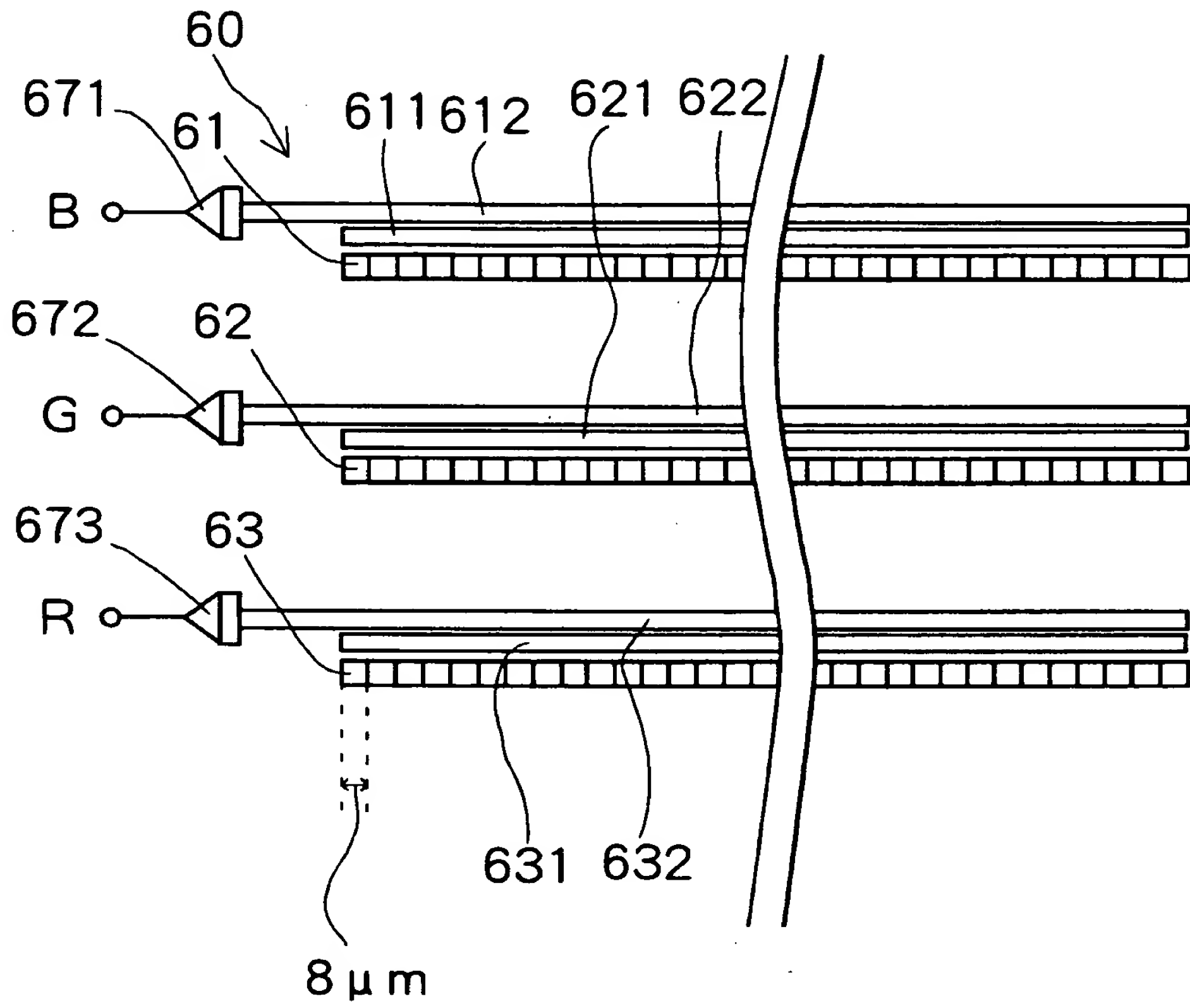
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 コストを上昇させることなく、簡単な構成で高品質な画像を読取るカラー撮像素子およびそれを用いた画像読取装置を提供する。

【解決手段】 カラー撮像素子 5 は R、G、B のそれぞれの光を読取る撮像素子群を備え、各撮像素子群は第 1 の光電変換素子列 5 1、5 3、5 5 と第 2 の光電変換素子列 5 2、5 4、5 6 とを含む。第 1 の光電変換素子列 5 1、5 3、5 5 と第 2 の光電変換素子列 5 2、5 4、5 6 とは、主走査方向に個々の撮像素子の位置が一致するように配置されている。第 1 の光電変換素子列 5 1、5 3、5 5 により読取った画素データと、第 2 の光電変換素子列 5 2、5 4、5 6 により読取った画素データとによって 1 ライン毎の主走査方向に一致する位置の 2 画素間で平均化処理あるいは加算処理が施される。このため、解像度を向上し、かつノイズ成分を低減して S/N 比を向上することができる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 2 3 6 9]

1. 変更年月日 1 9 9 0 年 8 月 2 0 日
[変更理由] 新規登録
住 所 東京都新宿区西新宿 2 丁目 4 番 1 号
氏 名 セイコーエプソン株式会社